

# ***La rete B-ISDN e ATM***

# ***Indice***

- **La rete B-ISDN**
- **Generalità su ATM**
- **Modello di riferimento e Protocolli**
- **Gestione del traffico**
- **Tecniche di Switch ATM**



# ***Traffic Management in ATM***

**preventivo:** agisce principalmente ai bordi della rete controllando il traffico in ingresso  
**(controllo del traffico)**

**reattivo:** rimedia a situazioni critiche  
**(controllo di congestione)**

# ***Traffic Management in ATM***

- **Controllo del Traffico:** insieme di azioni intraprese dalla rete per evitare situazioni di congestione (controllo preventivo)
  - Connection Admission Control (CAC)
  - Usage Parameter Control (UPC)
  - Traffic Shaping
- **Controllo della Congestione:** insieme di azioni intraprese dalla rete per minimizzare l'estensione, l'intensità e la durata delle situazioni di congestione (controllo reattivo)
  - Selective Cell Discard
  - Tail Packet Discard
  - Early Packet Discard

# ***Connection Admission Control***

- **Insieme di azioni intraprese dalla rete durante la fase di segnalazione per verificare se una nuova connessione può essere accettata**
  - **La verifica avviene sulla base degli elementi del Traffic Contract specificati dall'utente**
  - **La chiamata viene accettata solo se sono presenti risorse sufficienti a garantire la QoS richiesta senza degradare la QoS delle connessioni già esistenti**
  - **Il CAC non fa parte della UNI e quindi i suoi schemi implementativi sono a completa discrezione del Network Provider**

# **CAC**

## **La funzione di CAC**

- **è eseguita per ogni VPI o VCI**
- **è influenzata dagli algoritmi di instradamento**
- **determina i parametri da usarsi per il policing**

# ***CAC e moltiplicazione statistica***

- **dedicando a ogni connessione la banda di picco non si sfrutta la moltiplicazione statistica**
- **con traffico impulsivo si utilizza meglio la rete riservando per ogni connessione una capacità intermedia tra la banda media e la banda di picco**

# ***Usage Parameter Control (UPC)***

## **➤ *UPC o policing***

- Insieme di azioni intraprese dalla rete per assicurare che il traffico offerto da un utente sia conforme al Traffic Contract negoziato nella fase di set-up della connessione**
- Il policing evita che comportamenti scorretti di un utente abbiano ripercussioni negative sulla QoS di connessioni appartenenti ad altri utenti**
- Il policer, localizzato alla UNI dal lato della rete, svolge due compiti:**
  - ★ verifica la validità del VPI/VCI di ogni cella**
  - ★ verifica se il traffico entrante nella rete attraverso VCC/VPC valide viola i parametri negoziati nel Traffic Contract**



# ***Problemi del policing***

- **capacità di reazione limitata**
- **nessuna conoscenza dello stato della rete**
- **deve discernere tra utenti onesti e disonesti**
- **deve verificare la conformità della banda media**
- **può essere utilizzato non solo ai bordi?**

# ***Azioni UPC***

## **➤ Cell passing**

- Se la cella è considerata conforme è lasciata transitare inalterata**

## **➤ Cell discard**

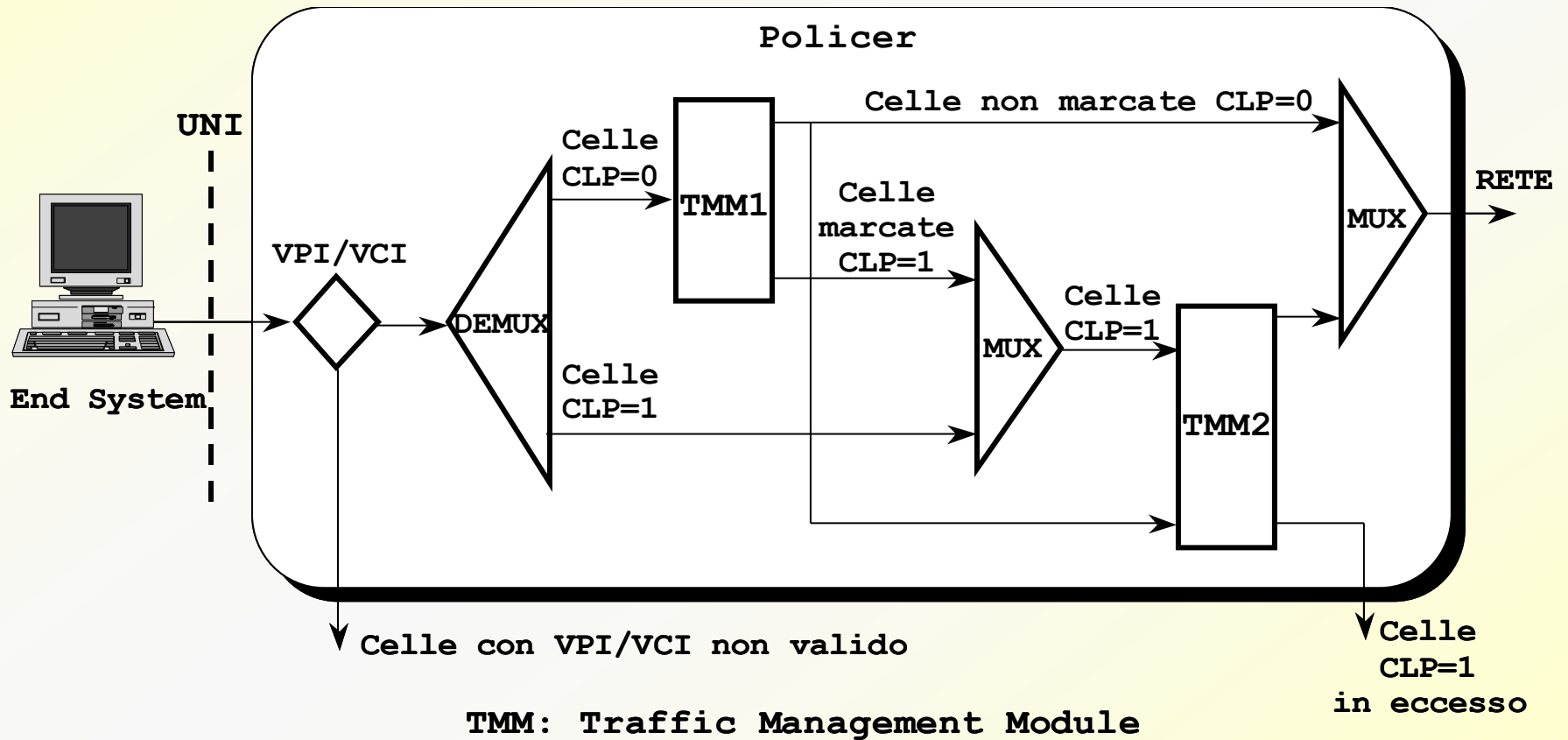
- Se la cella è considerata in violazione è scartata**

## **➤ Cell tagging**

- È un servizio opzionale che si applica solo alle celle con CLP=0**
- Se la cella è considerata in violazione, il valore del campo CLP è posto ad 1**

# UPC

## Funzionamento del *policer*



# ***Generic Cell Rate Algorithm (GCRA)***

**Il GCRA determina se una cella è conforme ai parametri di traffico dichiarati**

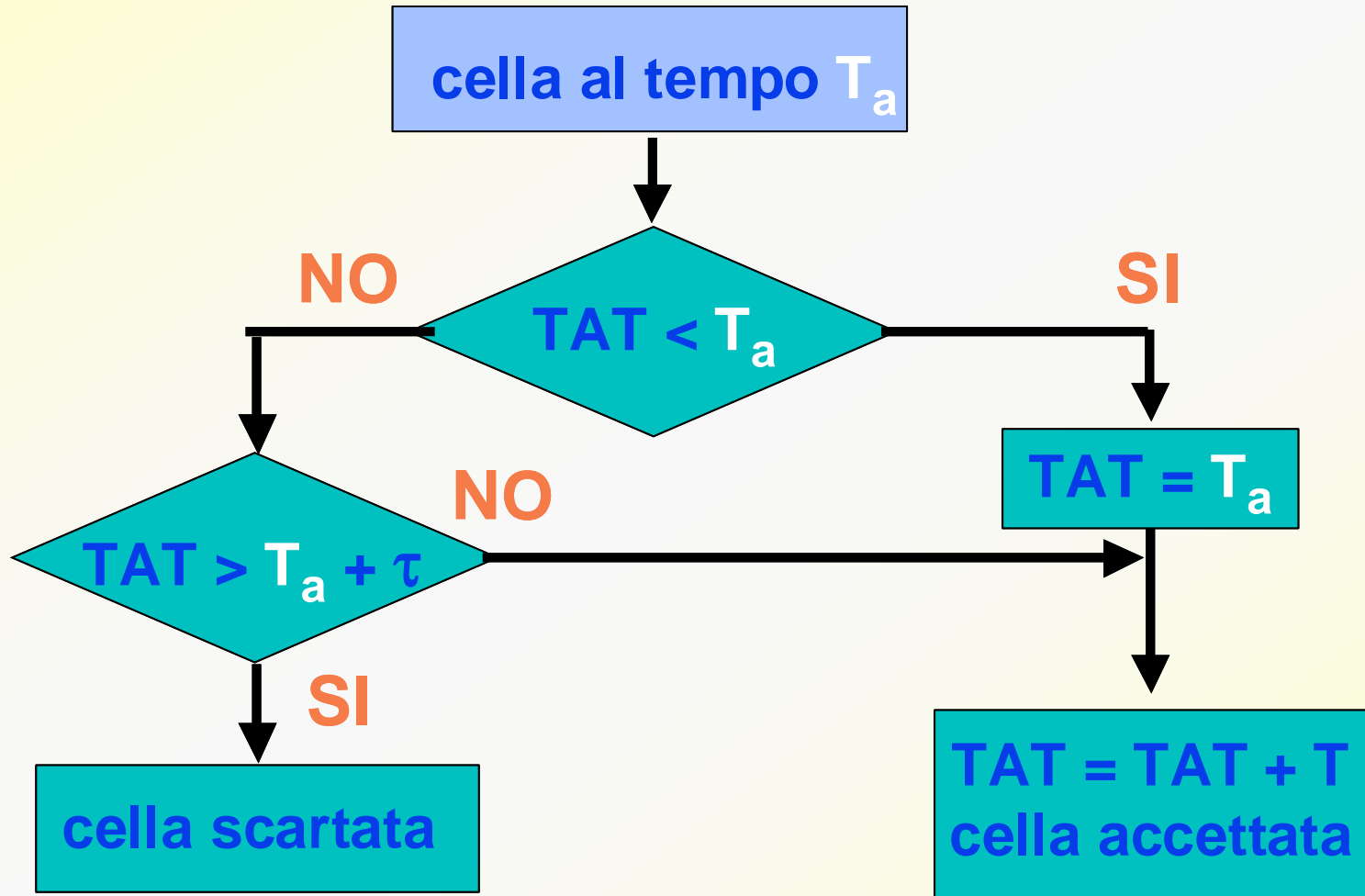
**Due parametri fondamentali:**

- **tempo tra le celle  $T=1/PCR$**
- **tolleranza alle variazioni del ritardo di cella  $\tau$  □ (CDV - *Cell Delay Variation*)**

**Due variabili di stato:**

- **tempo teorico di arrivo TAT**
- **tempo vero di arrivo della cella  $T_a$**

# GCRA



# ***GCRA per controllo di SCR***

**Il GCRA può essere usato anche per il controllo della velocità media SCR**

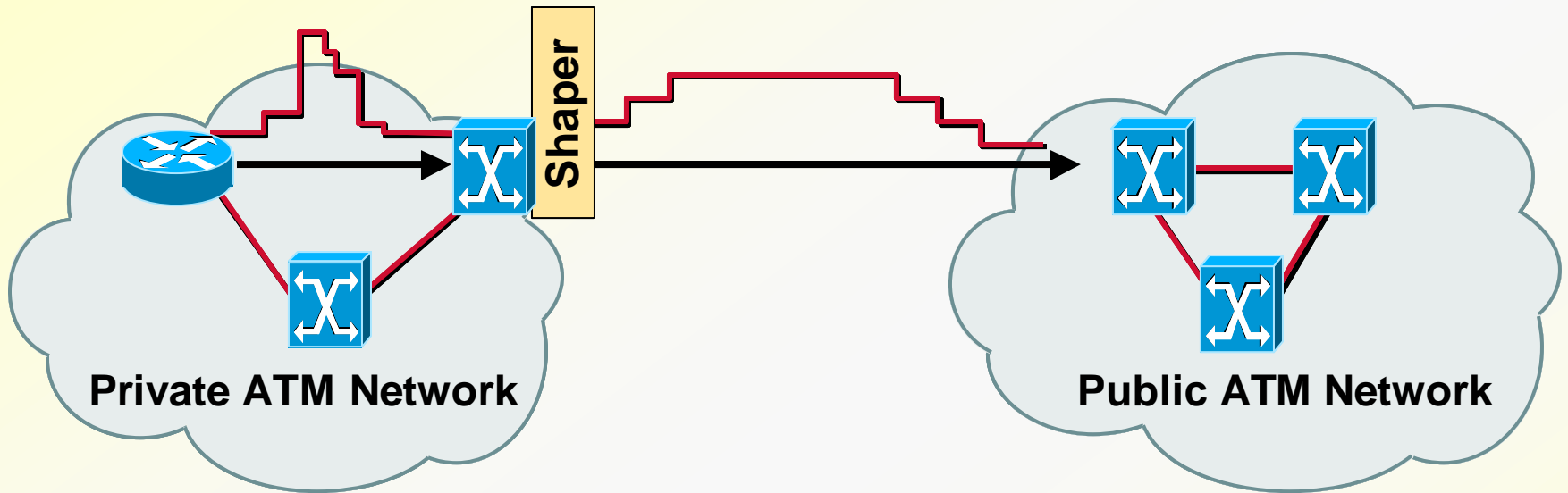
**In questo caso:**

- **tempo tra le celle  $T=1/SCR$**
- **tolleranza  $\tau = (MBS-1)(1/SCR-1/PCR)$**

# ***Traffic Shaping***

- **Meccanismo che consente ad un nodo ATM di rendere conformi al Traffic Contract negoziato i flussi di celle che immette in rete (cioè altera le caratteristiche del traffico di sorgente)**
  - **Lo shaper è localizzato alla UNI dal lato dell'utente e può usare lo stesso algoritmo del policer (es. GCRA)**

# ***Traffic Shaping***



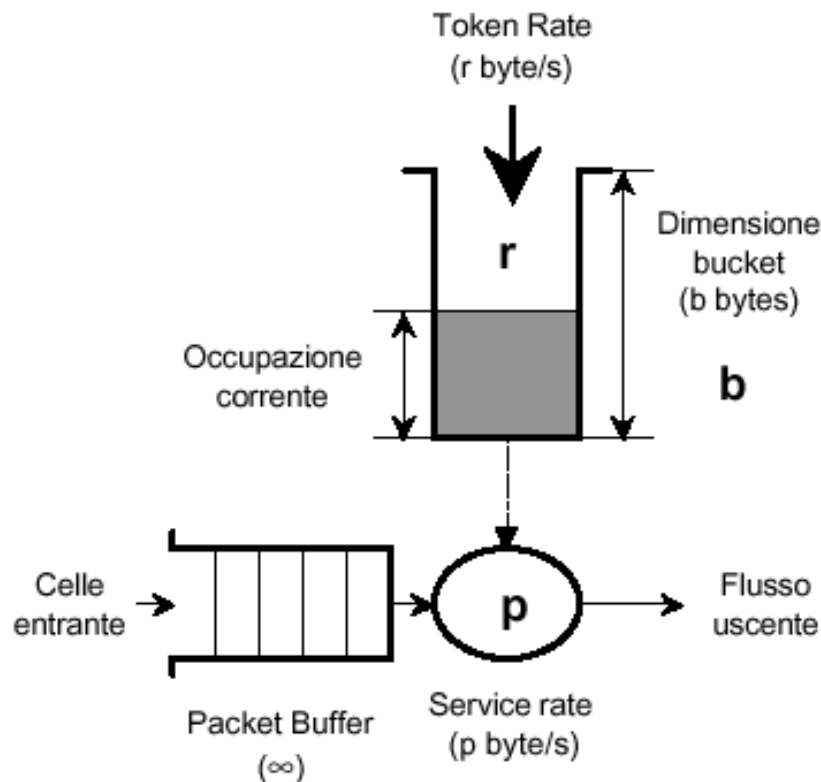
➤ **Esempi di traffic shaping:**

- ★ **abbassamento del PCR**
- ★ **limitazione della durata dei burst**
- ★ **opportuna spaziatura delle celle per ridurre la CDV, ecc.**



# Token bucket

- La sagomatura del traffico può avvenire anche mediante un dispositivo detto Token Bucket



- Il token rate ( $r$ ) specifica il rate a lungo termine (SCR)
- Il service rate  $\rho$  specifica il rate max (PCR)
- Il buffer size  $b$  è una misura del grado di burstiness concesso alla sorgente (MBS)

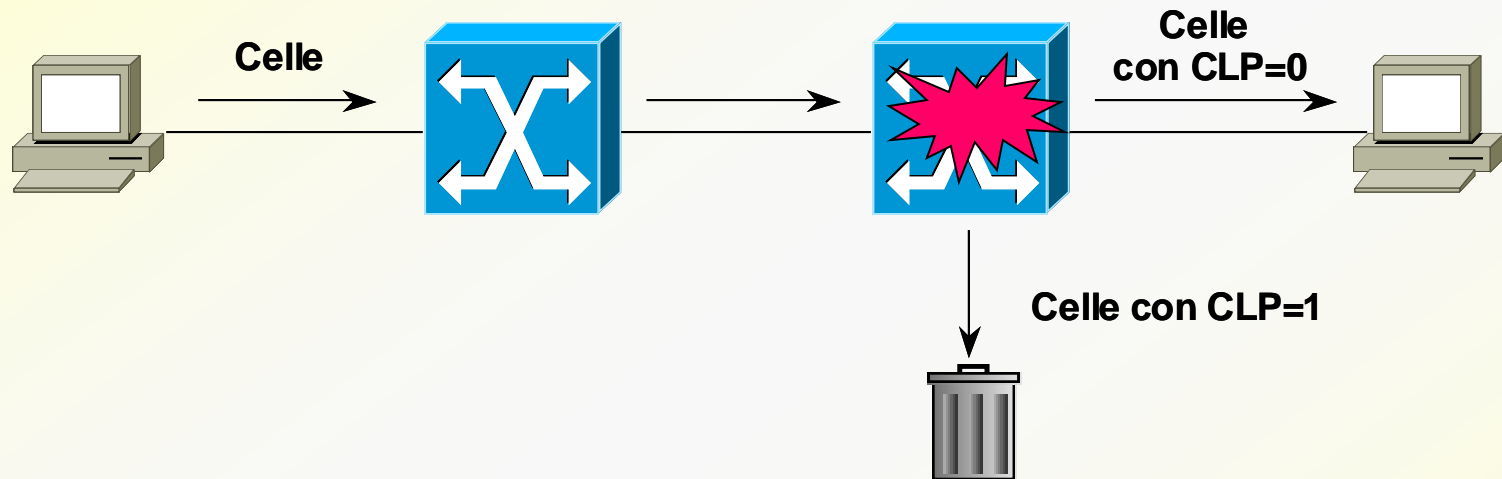
# ***Controllo di congestione***

- **CAC, UPC e shaping non prevengono situazioni di congestione**
- **le interazioni tra i flussi convergenti in un nodo possono portare ad accumuli di celle che si propagano nella rete**

# ***Controllo di congestione***

- **nessun controllo: intervengono i protocolli di livello superiore**
- **meccanismi a priorità**
- **scarto di celle o di gruppi di celle**
- **controlli da nodo a nodo con meccanismi di credito**
- **invio di segnali di controllo dalla rete all'utente**

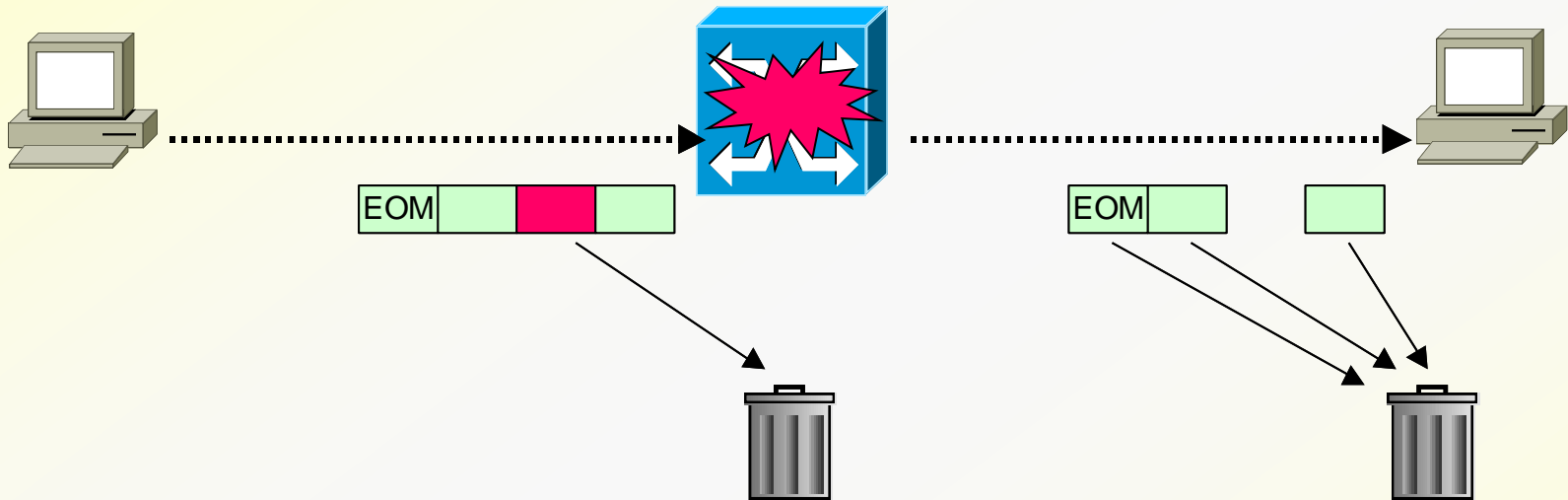
# ***Selective Cell Discard***



## **➤ Selective Cell Discard (SCD)**

- ★ In presenza di una situazione di congestione uno switch ATM scarta le celle con CLP=1

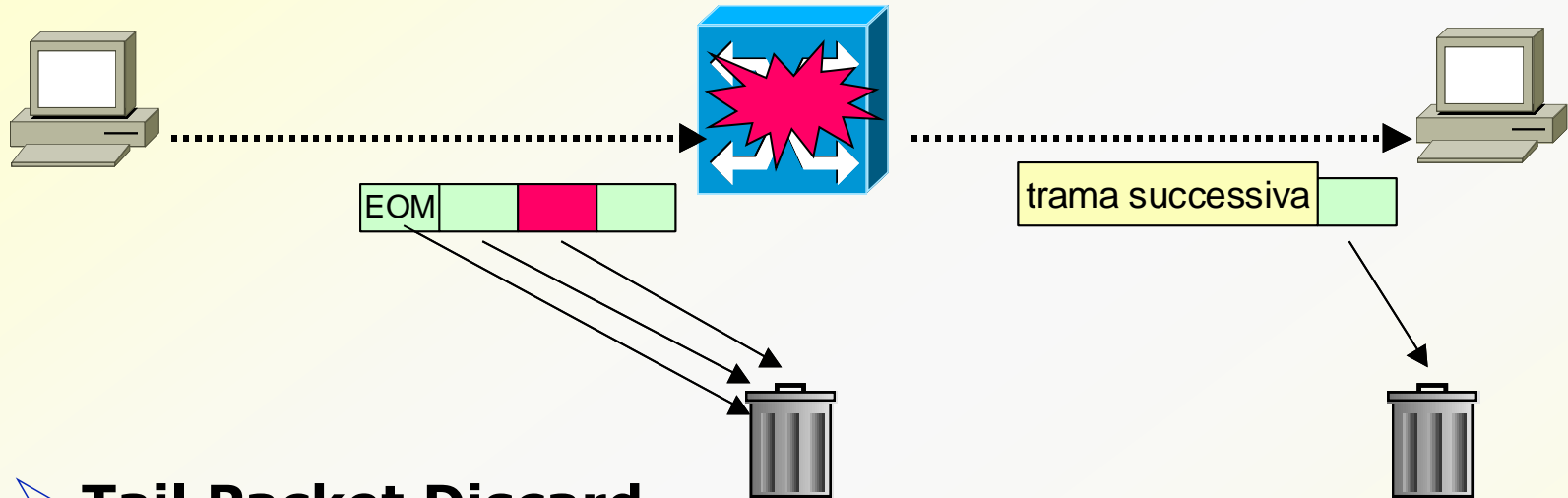
# ***Tail Packet Discard***



## ➤ **Senza Tail Packet Discard**

- una o più celle di una trama AAL5 vengono scartate da uno switch in congestione
- le celle rimanenti della trama AAL5 vengono scartate dal ricevitore (CRC failure)

# ***Tail Packet Discard***



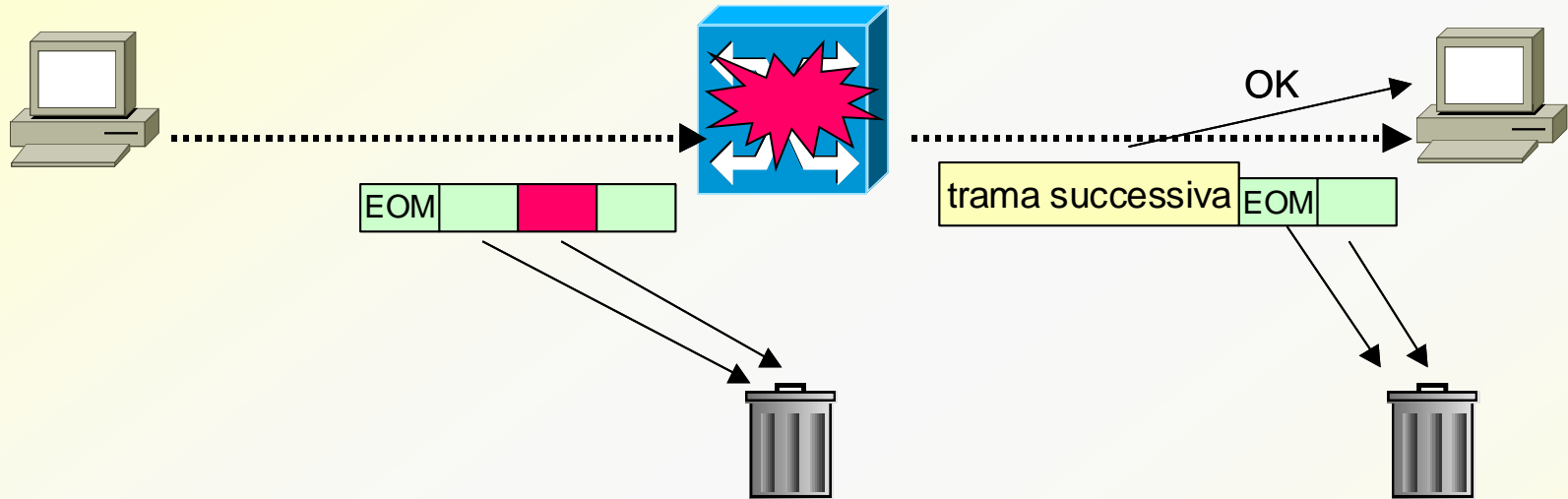
## ➤ **Tail Packet Discard**

➤ se una o più celle di una trama AAL5 vengono scartate da uno switch in congestione, anche le celle rimanenti della trama vengono scartate

➤ **limite**

★ se anche l'ultima cella di una trama AAL5 viene scartata, la trama successiva verrà scartata a destinazione (CRC error)

# ***Tail Packet Discard***

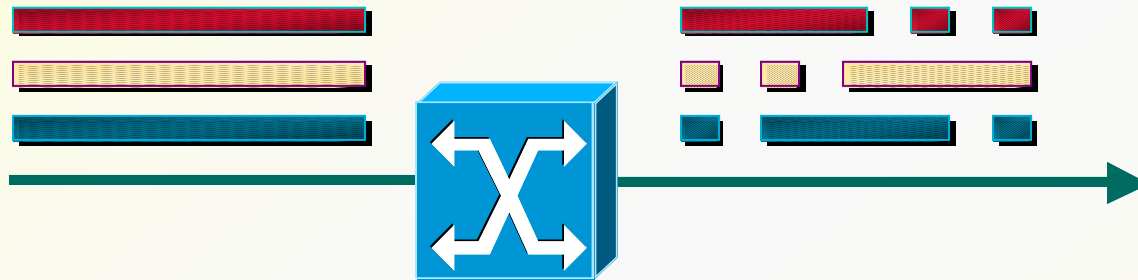


## ➤ **Intelligent Tail Packet Discard**

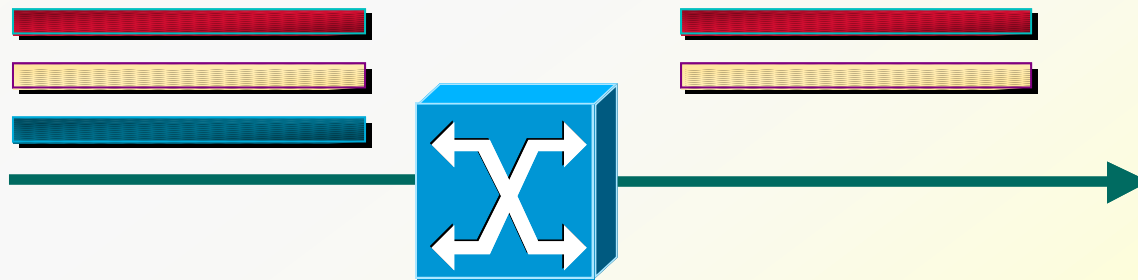
- se una o più celle di una trama AAL5 vengono scartate da uno switch in congestione, tutte le celle rimanenti della trama **tranne l'ultima** vengono scartate
- la destinazione scarta le celle rimanenti della trama, la trama successiva viene correttamente ricevuta

# ***Intelligent Packet Discard***

## **Switch senza Packet Discard**



## **Switch con Intelligent Packet Discard**





# ***Indice***

- **La rete B-ISDN**
- **Generalità su ATM**
- **Modello di riferimento e Protocolli**
- **Gestione del traffico**
-  ➤ **Tecniche di Switch ATM**

# ***Caratteristiche base di uno switch***

- **Dimensioni:**

- ↗  **$10^2 - 10^3$  linee entranti a 150 Mbit/s**

- **Throughput:**

- ↗ **10 - 100 Gbit/s (30 - 300 milioni di celle al secondo)**

- **Probabilità di perdita:**

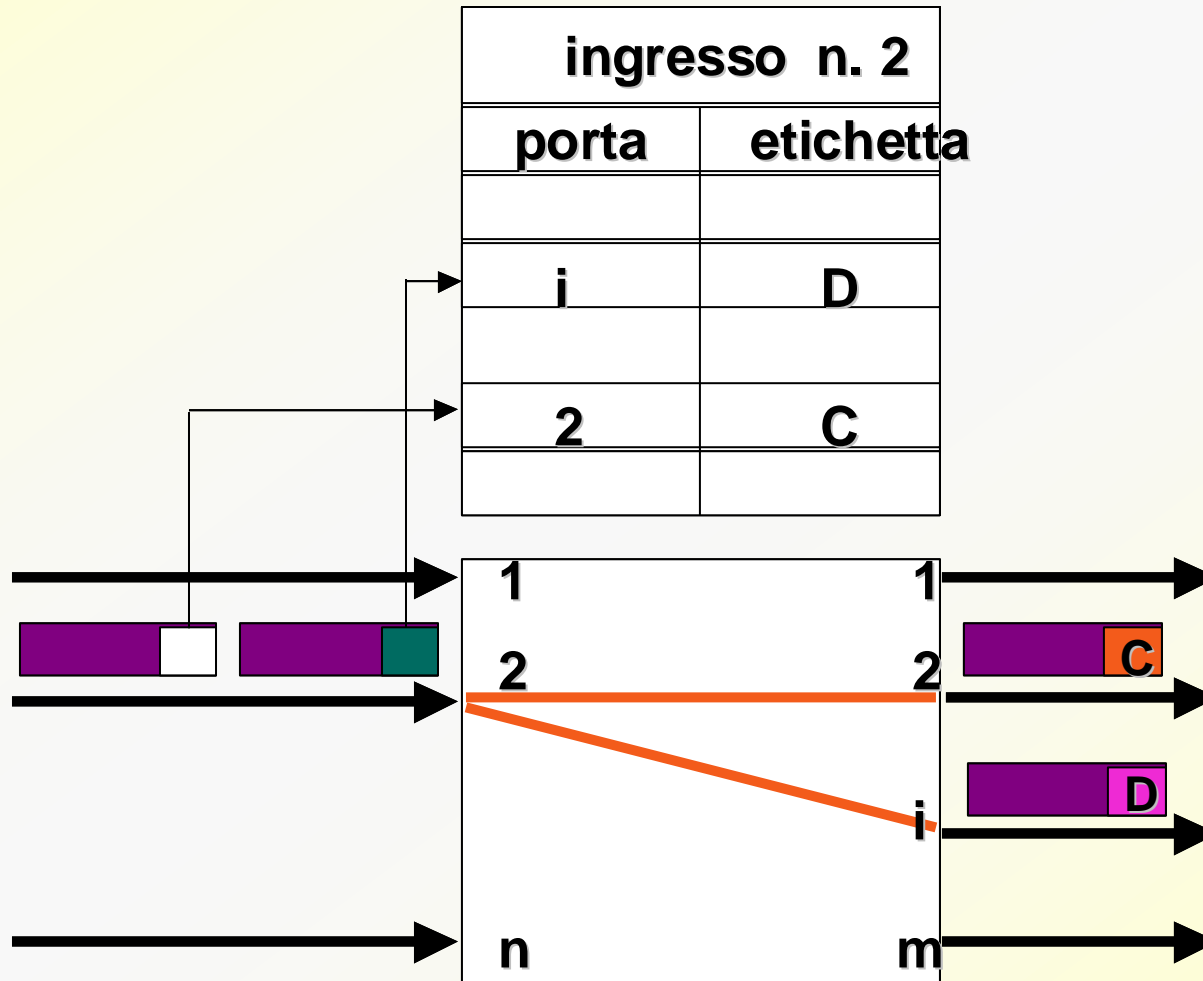
- ↗ **inferiore a  $10^{-9}$**

- **Ritardo di Commutazione:**

- ↗ **inferiore a 1 ms**

- **Connessioni punto-punto e punto-multipunto**

# ***Commutazione ATM***



# ***Commutazione ATM***

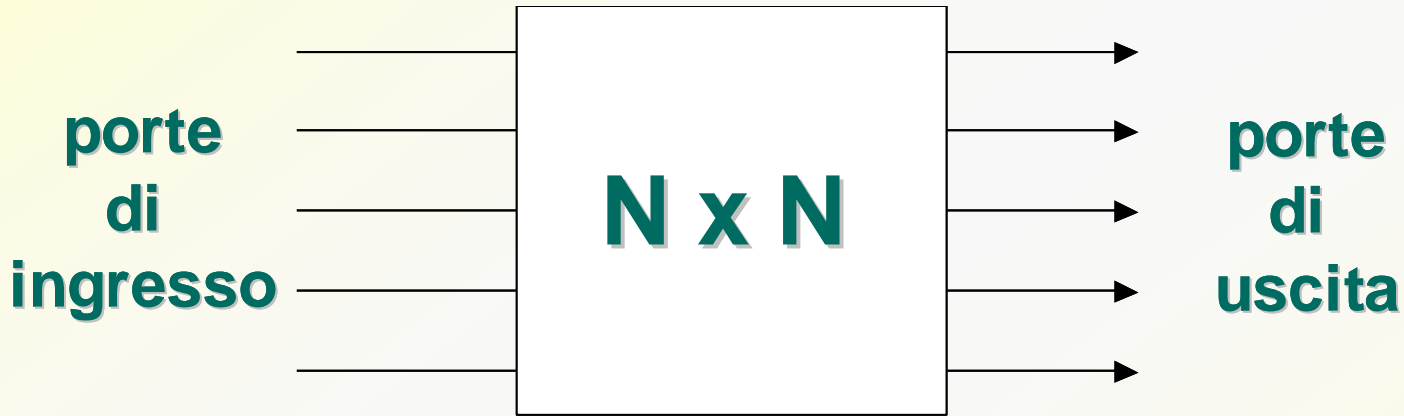
**Commutazione di spazio, etichetta e tempo di celle asincrone.**

**spazio:           matrice di commutazione**

**etichetta:       tabella di transcodifica**

**tempo:           buffer di memoria**

# ***Commutazione ATM***



**Su un canale SDH a 155 Mbit/s una cella dura  
 $53 \times 8 / 155 \sim 2.7 \mu\text{s}$**

**Un commutatore 16 x 16 si può veder recapitare  
 $16 / 2.7 \sim 5.9$  milioni di celle in un secondo.**

# ***Commutazione ATM***

## **Requisiti:**

- **prestazioni**
- **mantenimento della sequenza**
- **possibilità di diffusione (broadcast)**
- **assenza di blocco**

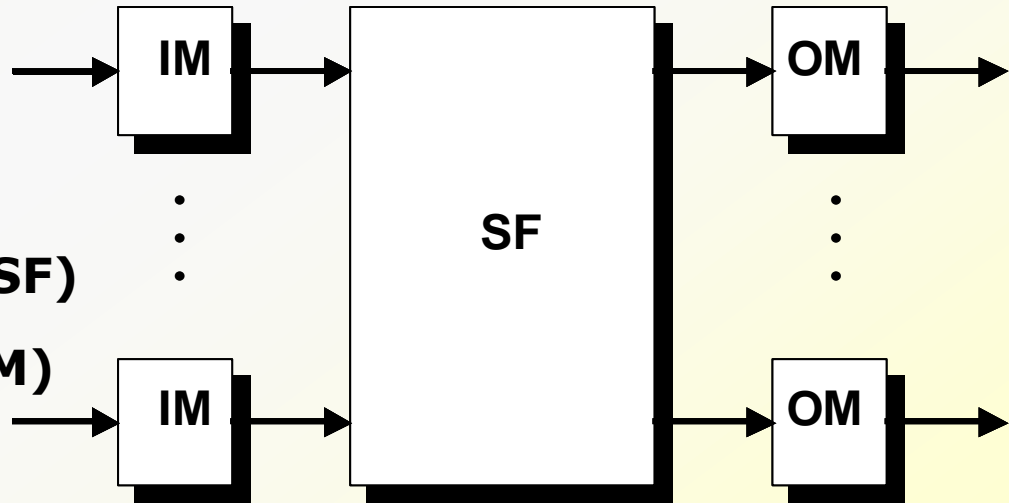
# ***Commutazione ATM***

## ➤ **Funzioni:**

- **Trasferimento trasparente del contenuto delle celle ATM dalle porte d'ingresso a quelle d'uscita**

## ➤ **Sono eseguite da:**

- **Input Module (IM)**
- **Switching Fabric (SF)**
- **Output module (OM)**



# ***Requisiti Funzionali***

## **➤ Input Module (IM)**

- Conversione ottica/elettrica**
- Elaborazione dell'overhead della trama SDH**
- Cell delineation**
- Scarto delle celle vuote**
- Error checking (HEC)**
- Validazione ed eventuale traslazione del VPI/VCI**
- Individuazione della porta d'uscita**
- Individuazione delle celle di segnalazione e di OAM**
- Funzioni di UPC e NPC**
- Aggiunta della Routing Tag (RT)**



# ***Requisiti Funzionali***

- **Output Module (OM)**
  - **Rimozione della Routing Tag**
  - **Eventuale traslazione del VPI/VCI**
  - **Generazione del campo HEC**
  - **Multiplicazione delle celle d'utente con le celle di segnalazione e OAM**
  - **Cell rate decoupling (aggiunta celle vuote)**
  - **Formazione della trama SDH**
  - **Conversione elettro/ottica**

# ***Requisiti Funzionali***

## **➤ Switching Fabric (SF)**

- Trasporto delle celle dalle porte di ingresso a quelle di uscita**
- Risoluzione dei conflitti e bufferizzazione delle celle**
- Multicasting e broadcasting**
- Cell scheduling sulla base delle priorità**
- Scarto delle celle sulla base del CLP**
- Monitoraggio della congestione e gestione del meccanismo EFCI**

# ***Switching Fabric***

- **Ha la funzione di trasferire le celle da un Input Module verso un Output Module**
- **Requisiti:**
  - **Gestione dei fenomeni di congestione (bufferizzazione)**
  - **Gestione delle priorità di scarto e di ritardo delle celle**
  - **Multicasting**
  - **Fault tolerance**

# ***Commutatori ATM***

## **Strutture:**

- **a memoria condivisa**
- **a mezzo trasmissivo condiviso**
- **con commutazione spaziale**

# ***Architetture ad accodamento in uscita***

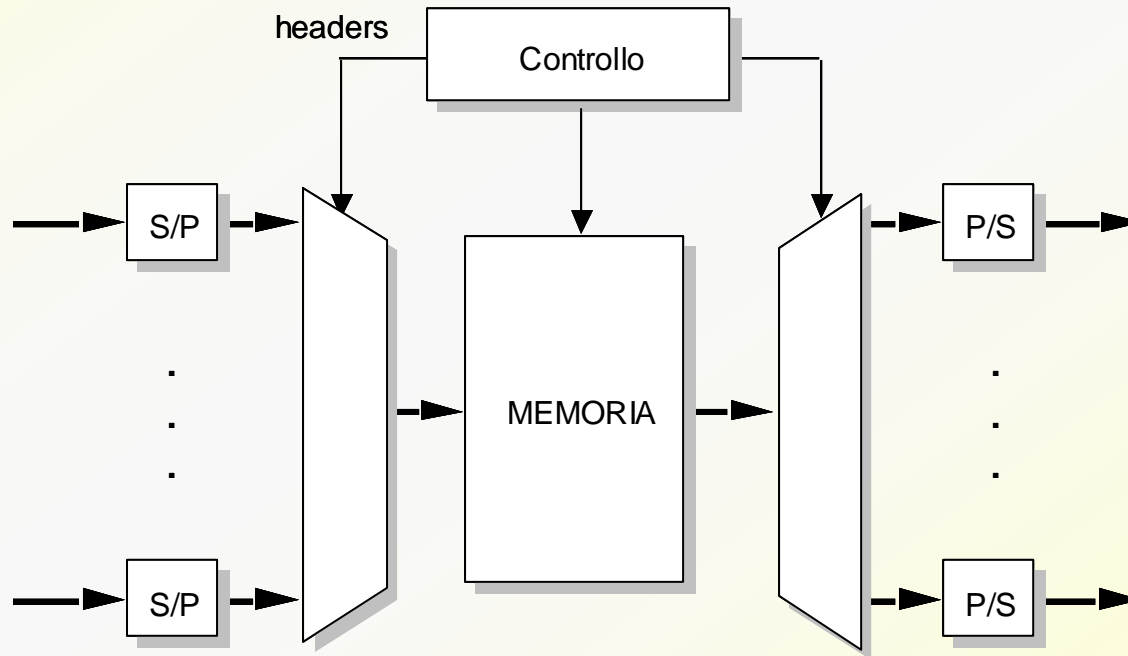
- **La funzione di commutazione precede la funzione di memorizzazione**
- **La rete di connessione deve essere in grado di consegnare più di una cella su di una uscita in un uno stesso ciclo di rete**
- **Sono necessari buffer a scrittura multipla**
- **Se la rete non ammette congestione interna il throughput della struttura tende all'unità**

# ***Memoria condivisa***

- **memoria a doppia porta condivisa tra le porte di ingresso e di uscita del commutatore**
- **si forma una coda di celle per ogni uscita**
- **problemi di velocità per le memorie**

# ***Shared Memory***

- **Le celle entranti vengono scritte su una unica memoria e lette dalle linee d'uscita**



S/P : convertitore serie/parallelo

P/S : convertitore parallelo/serie

# ***Shared Memory***

- **Se  $V$  e' la velocita' delle linee entranti e  $N$  la dimensione dello switch deve essere possibile leggere e scrivere in memoria ogni  $1/N \cdot V$  sec**
- **E' funzionalmente una struttura Output Queueing dove il buffer è condiviso tra le linee d'uscita**
- **La dimensione del buffer è ottimizzata grazie alla condivisione del buffer**



# ***Shared Memory***

## **➤ Vantaggi**

- Elevate prestazioni (output queueing)**
- Minimizzazione della memoria necessaria per garantire una fissata probabilita' di perdita di celle**

## **➤ Svantaggi**

- La memoria deve essere N volte piu' veloce delle porte di ingresso e uscita**
- Il controllore centrale della memoria deve essere capace di processare le celle alla stessa velocita' della memoria ( $N \cdot V$  celle/sec)**
- Il controllo si complica in presenza di differenti classi di priorita' e di funzionalità multicast**

# ***Mezzo trasmissivo condiviso***

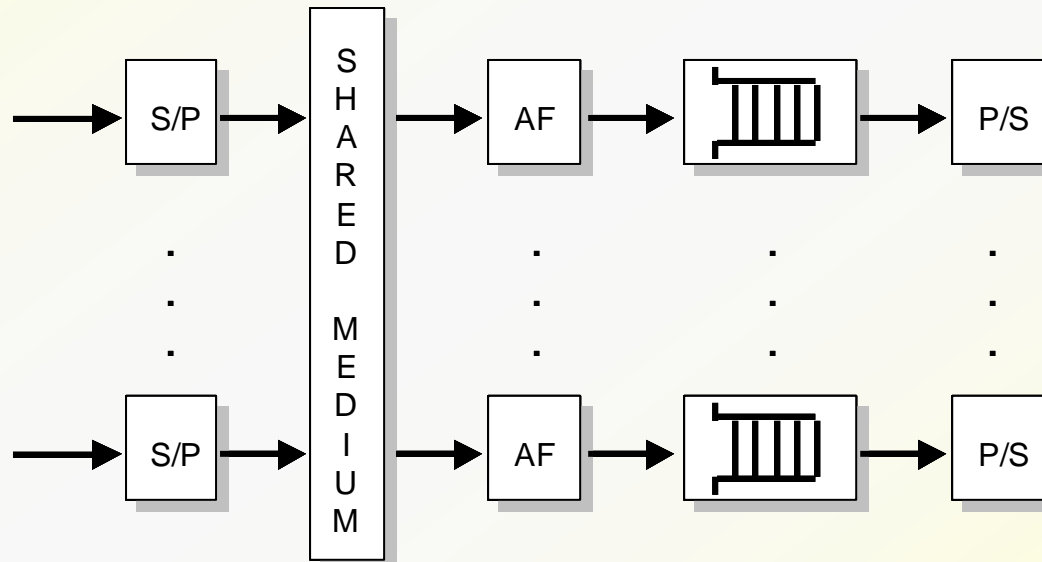
**Le celle in arrivo sono multiplate su un bus o un anello**

**Il mezzo trasmissivo deve avere velocità pari alla somma delle velocità dei canali entranti**

**Occorrono dei buffer alle uscite**

# ***Shared Medium***

- **Le celle vengono trasferite verso le uscite attraverso un mezzo condiviso (es. ring, bus)**



S/P : convertitore serie/parallelo

P/S : convertitore parallelo/serie

AF : address filters

# ***Shared Medium***

- **Su ogni uscita, un filtro esamina la Routing Tag di ogni cella per determinare se sia destinata al corrispondente buffer di uscita**
- **Se  $V$  e' la velocita' delle linee entranti, il mezzo deve poter operare alla velocita' di almeno  $N \cdot V$  celle/sec**
- **Realizza la strategia Output Queueing**

# ***Shared Medium***

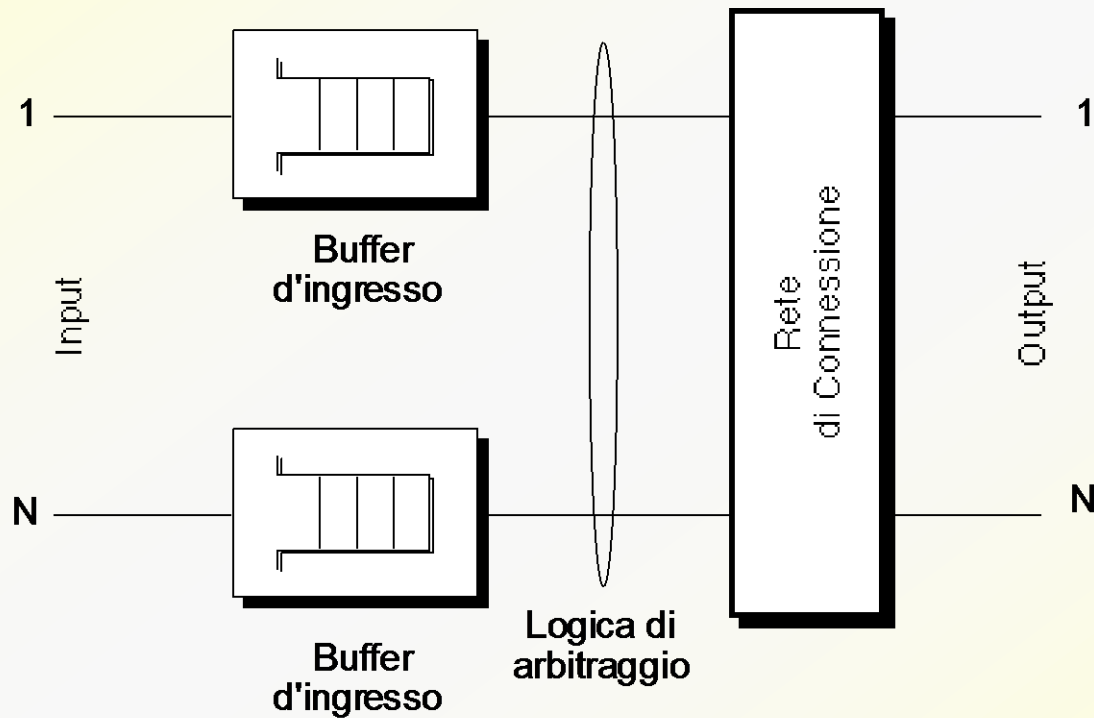
## **➤ Vantaggi**

- Elevate prestazioni (output queueing)**
- Modularità della struttura**
- Semplicità di realizzazione dei filtri e dei buffer**
- Orientato alla funzionalità multicast**

## **➤ Svantaggi**

- I filtri e i buffer devono operare alla velocità del mezzo trasmissivo condiviso ( $N \cdot V$  celle/sec)**
- La velocità del mezzo limita la scalabilità**
- Mancanza di condivisione dei buffer d'uscita**

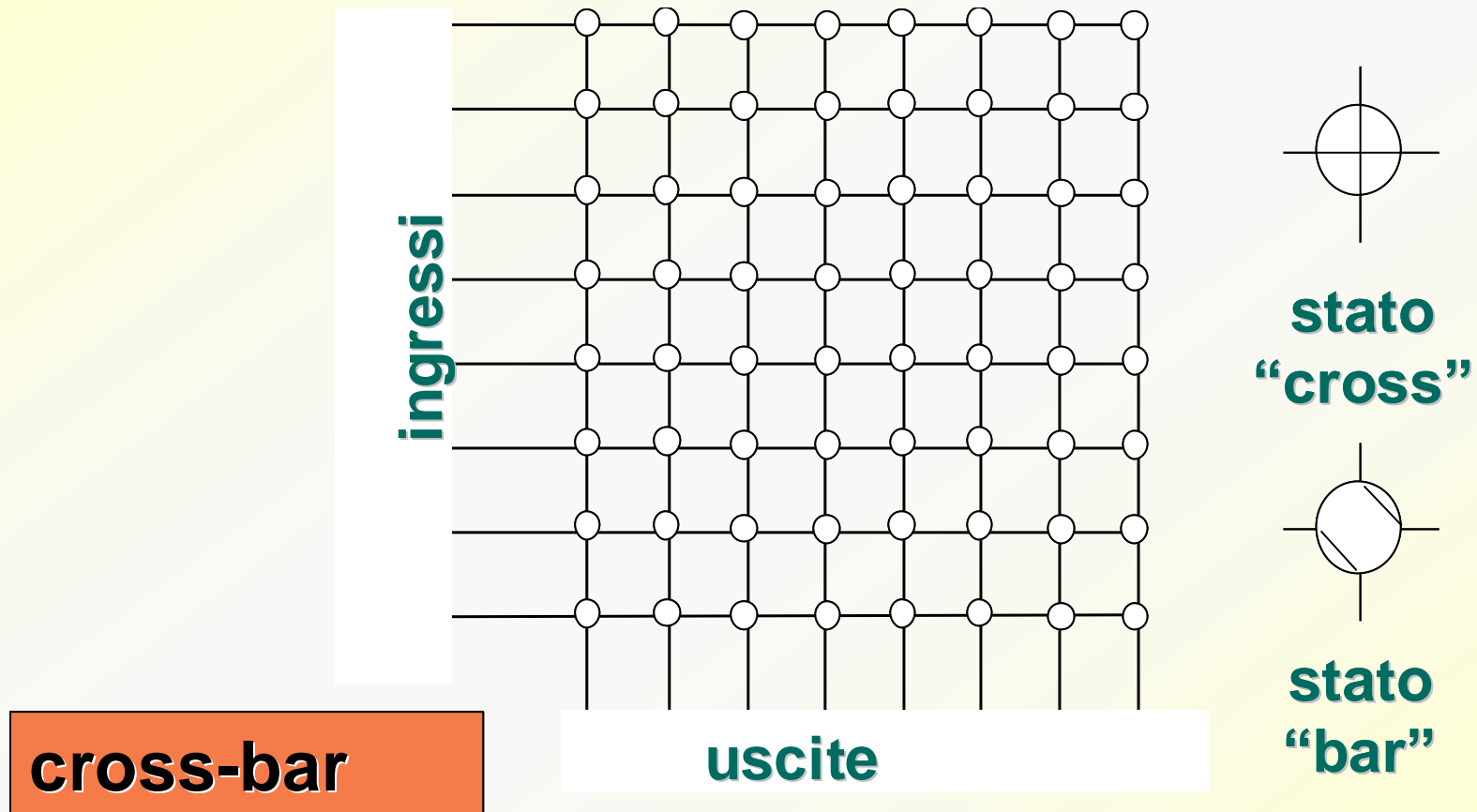
# ***Architetture ad accodamento in ingresso***



# ***Architetture ad accodamento in ingresso***

- **I buffer sono posti all'ingresso della rete**
- **Strategia adatta per gestire sia la congestione interna che quella di uscita**
- **La logica di arbitraggio decide le celle da trasmettere in caso di conflitto**
- **Le prestazioni sono limitate dall' "Head of Line Blocking" (HLB)**
- **Le prestazioni dell'Input Queueing migliorano se si aumenta la profondità di esplorazione dei buffer**

# ***Commutazione spaziale***





# ***Commutatore cross bar NxN***

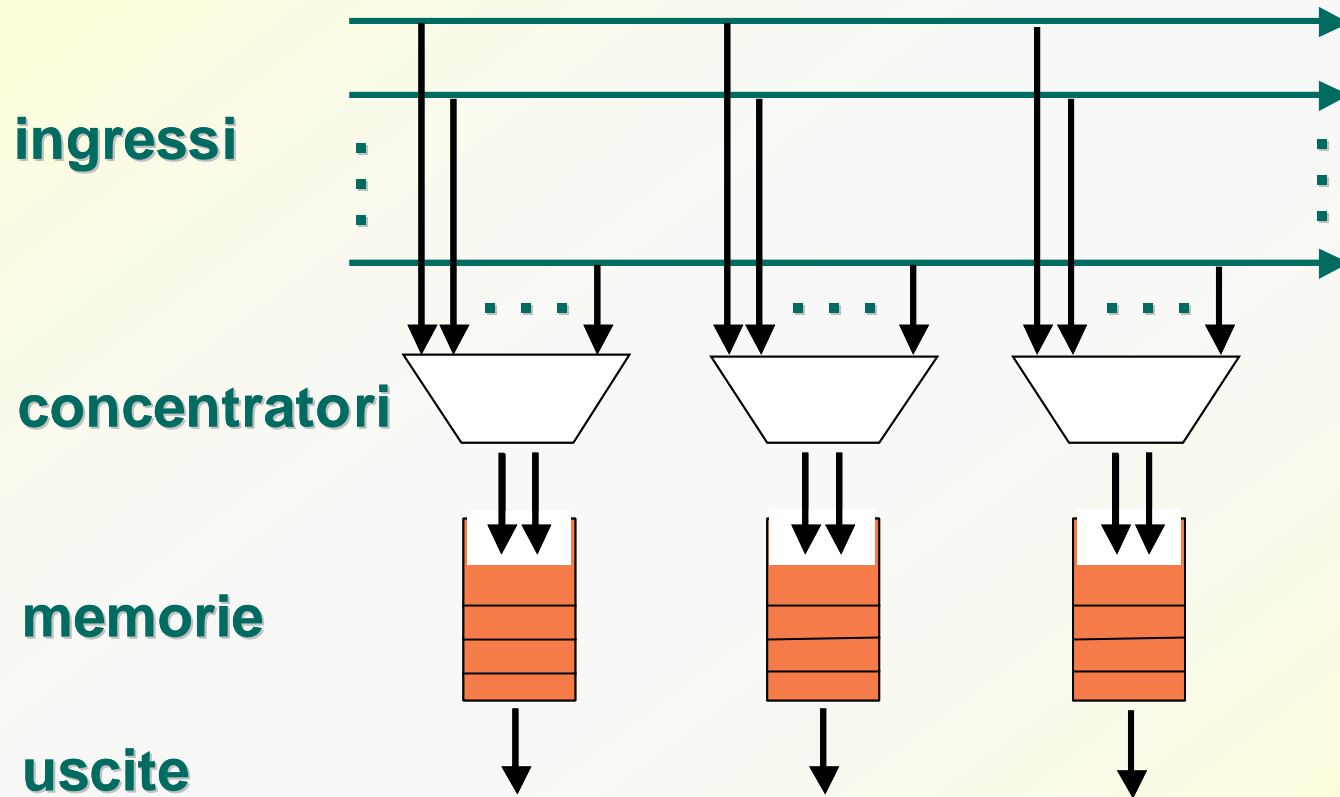
- **permette di gestire N connessioni senza blocchi**
- **richiede  $N^2$  punti di commutazione di cui al più N sono attivi**
- **esiste una unica strada tra una porta di ingresso e una porta di uscita**

# ***Commutatori spaziali***

**Tre possibilità:**

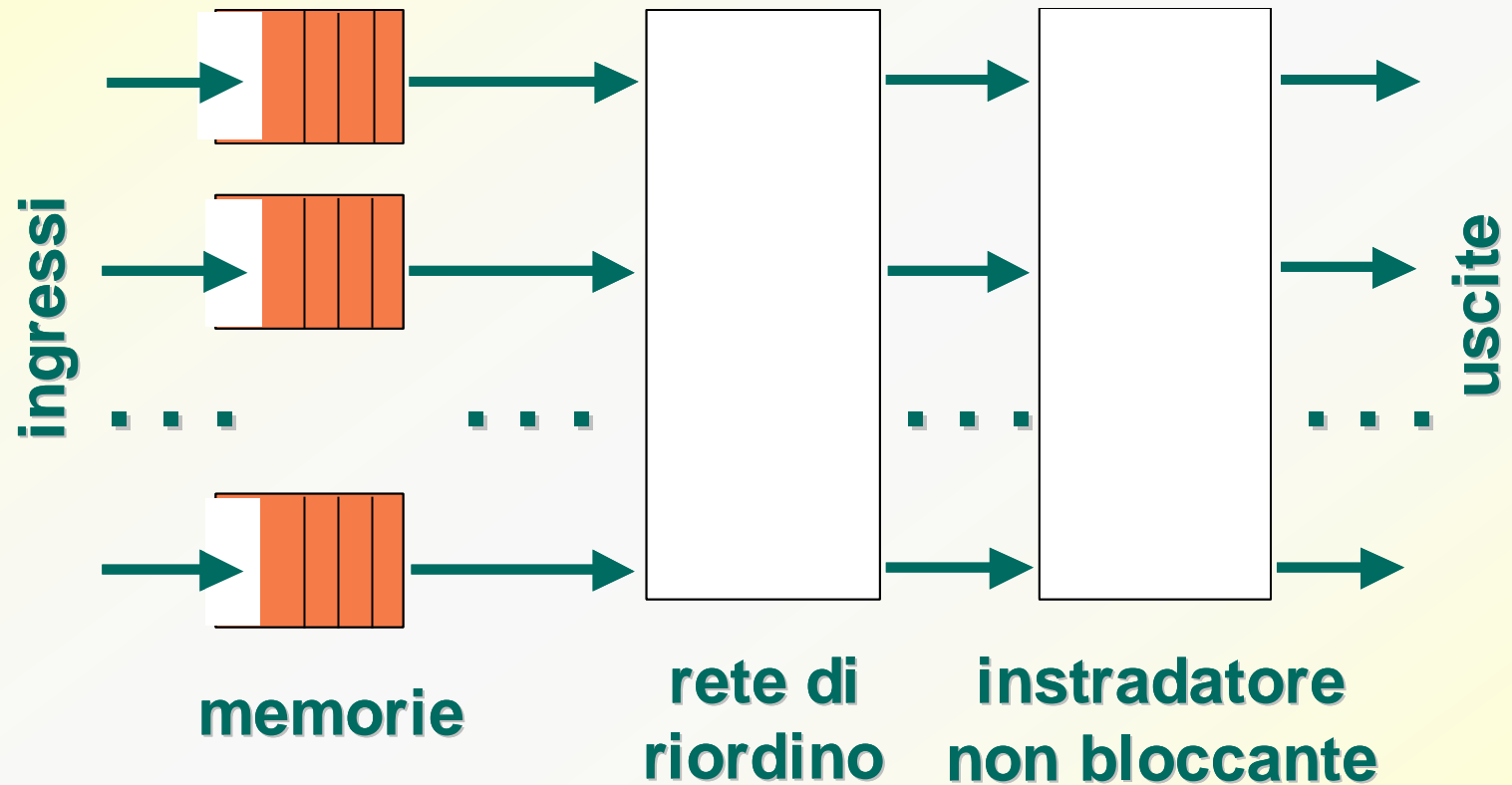
- **commutatori con buffer in uscita  
(Knockout Switch AT&T)**
- **commutatori con buffer in ingresso  
(Bellcore)**
- **commutatori con buffer condiviso  
(Starlite AT&T)**

# ***Buffer in uscita***



**Tante celle possono arrivare assieme alla stessa uscita**

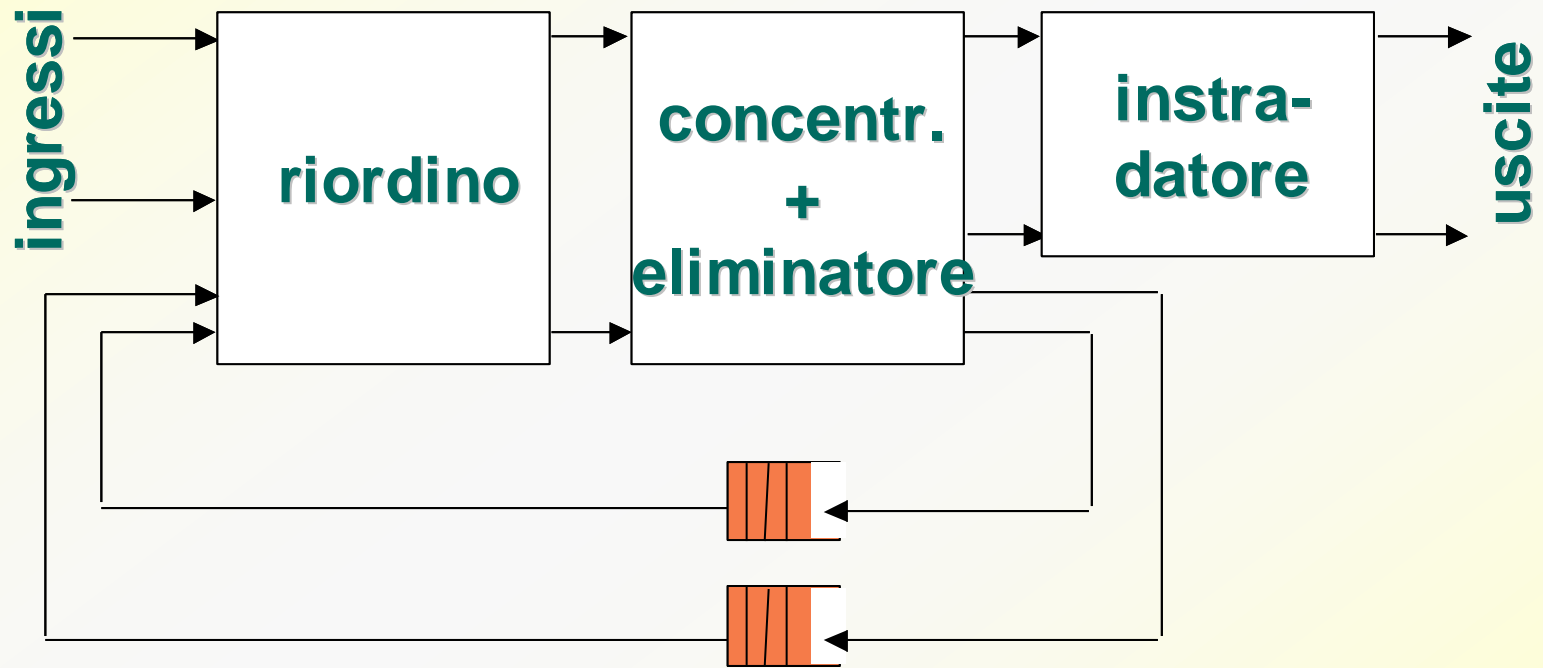
# ***Buffer in ingresso***



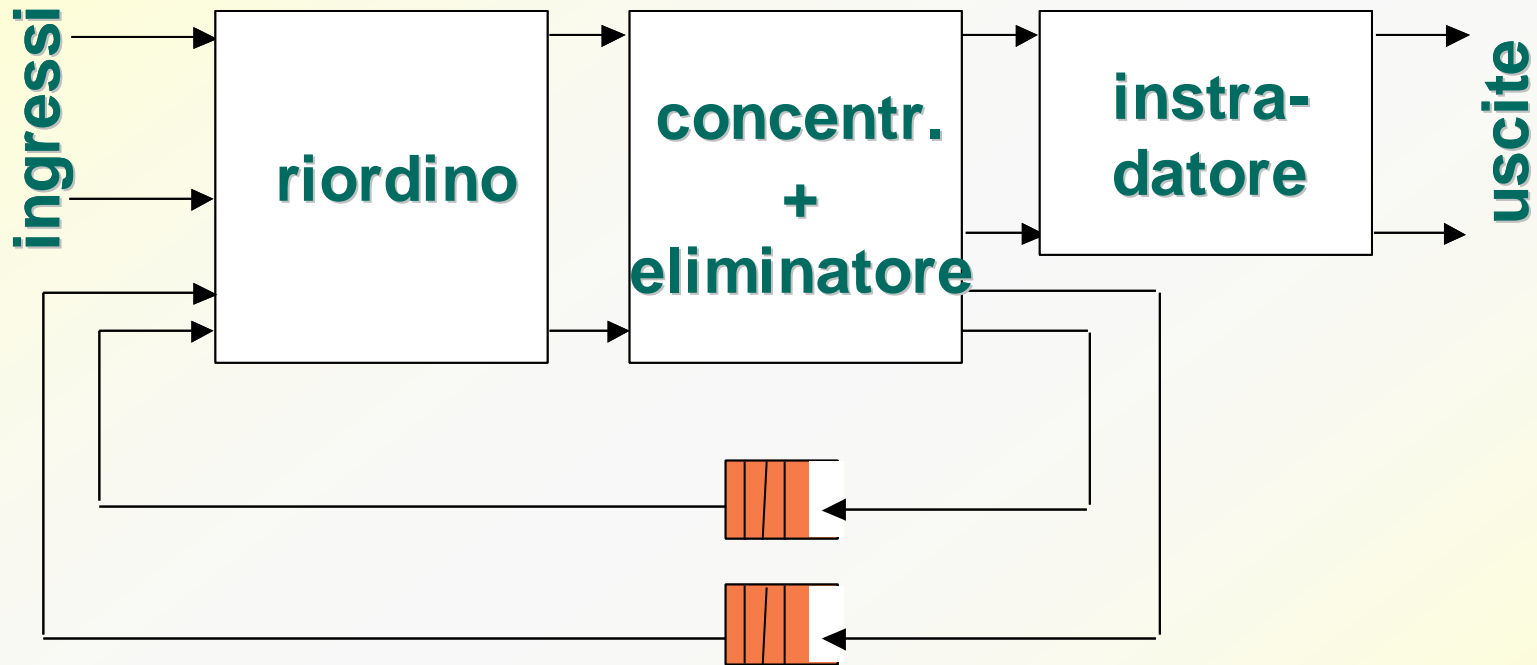
# ***Buffer in ingresso***

- i buffer in ingresso servono a risolvere i conflitti sulle uscite
- sono di solito gestiti in modo FIFO
- le prestazioni sono limitate dal  
head-of-the-line blocking (HOL)

# Buffer condiviso

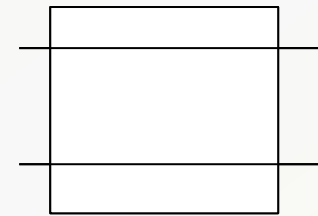
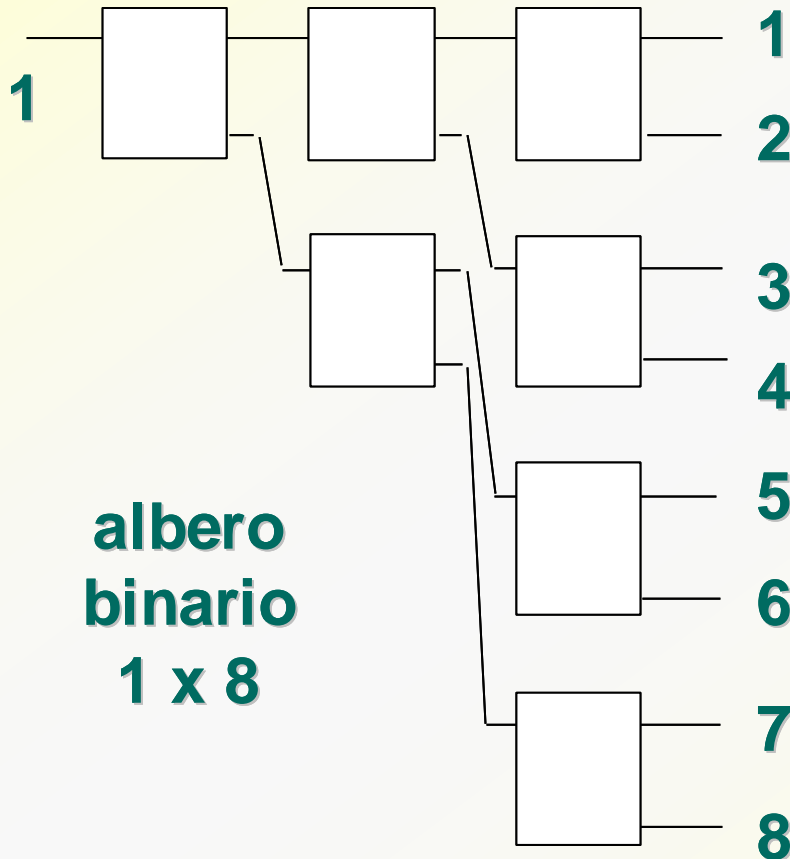


# Buffer condiviso

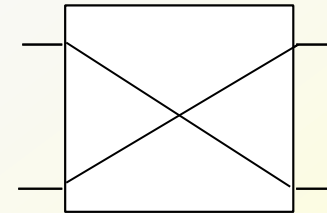


controllo di sequenza ?

# ***Instradatori***



**stato  
“bar”**



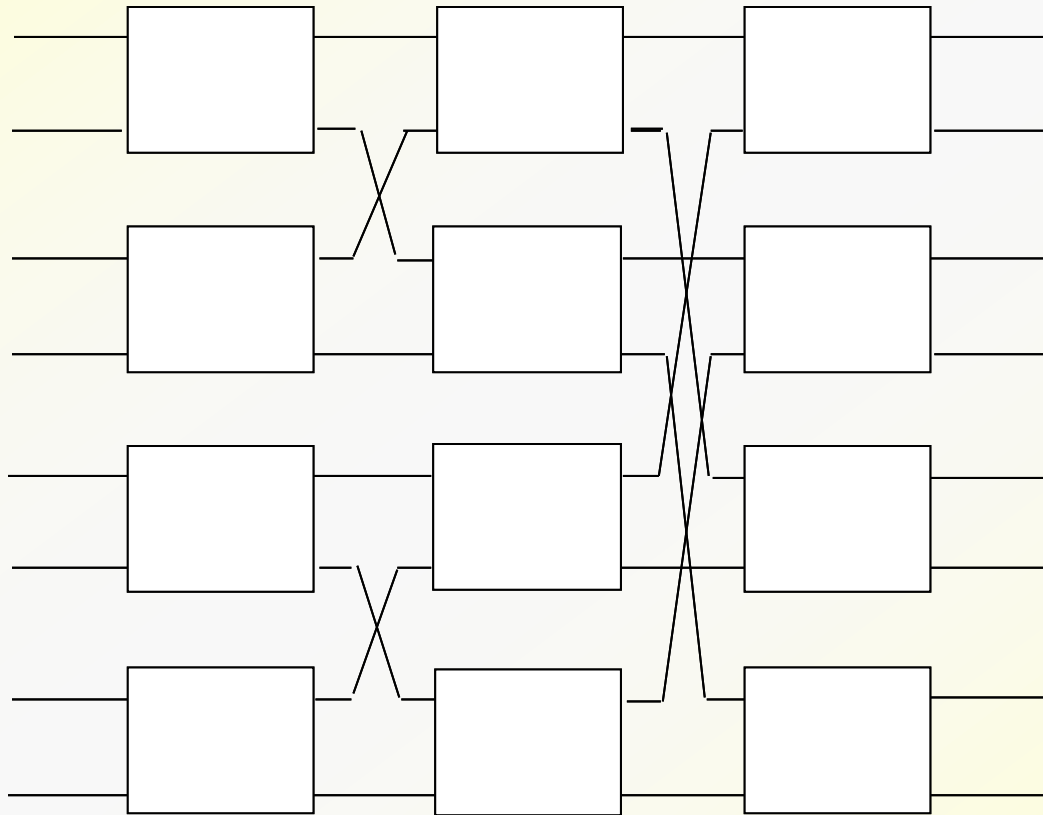
**stato  
“cross”**



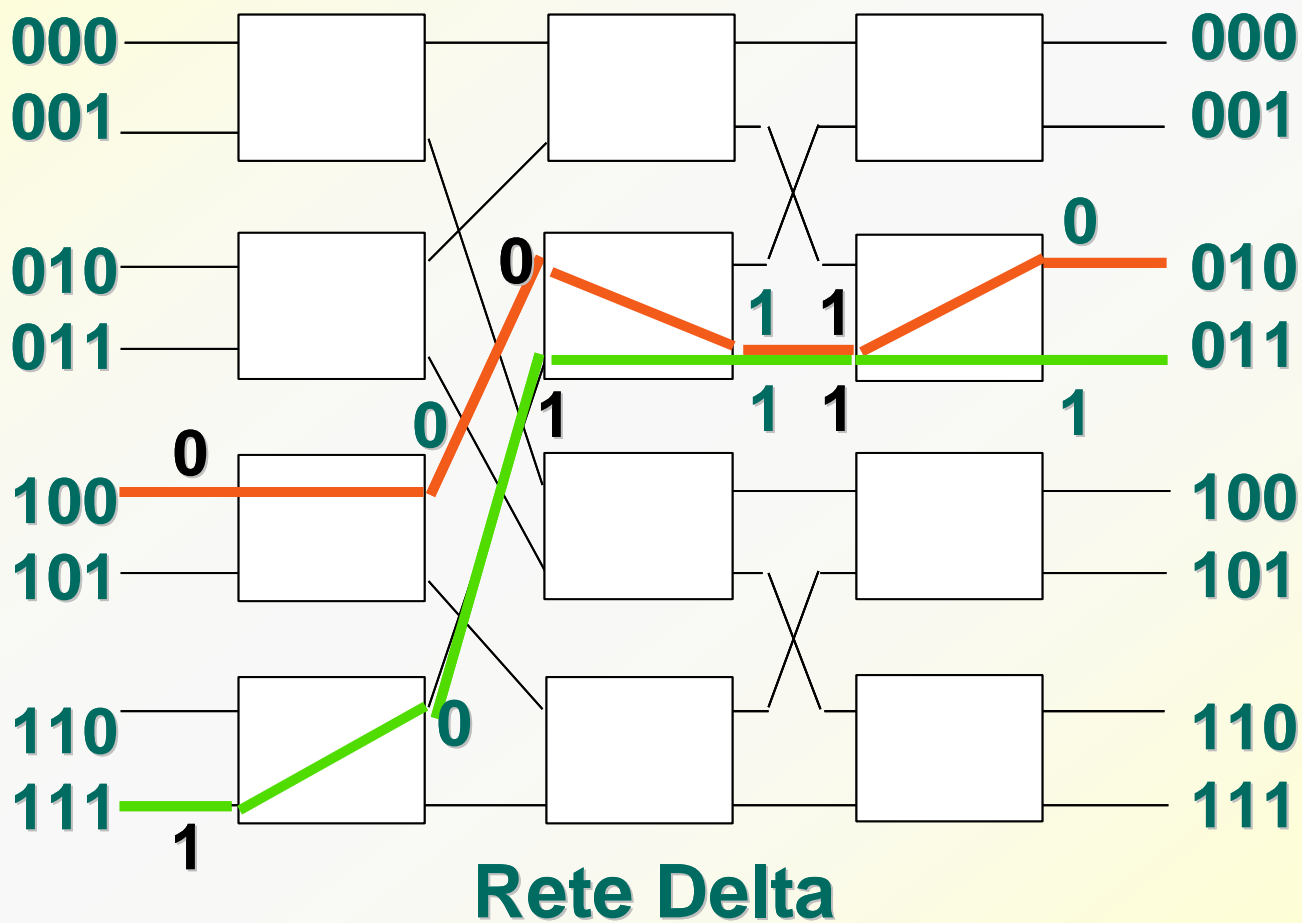
# ***Instradatore Banyan***

- foresta di  $N$  alberi binari sovrapposti  
 $\log N$  stadi di  $N/2$  commutatori  $2 \times 2$
- un'unica strada collega un ingresso a un'uscita
- instradamento distribuito (*self-routing*)
- possibilità di blocco interno
- buona scalabilità

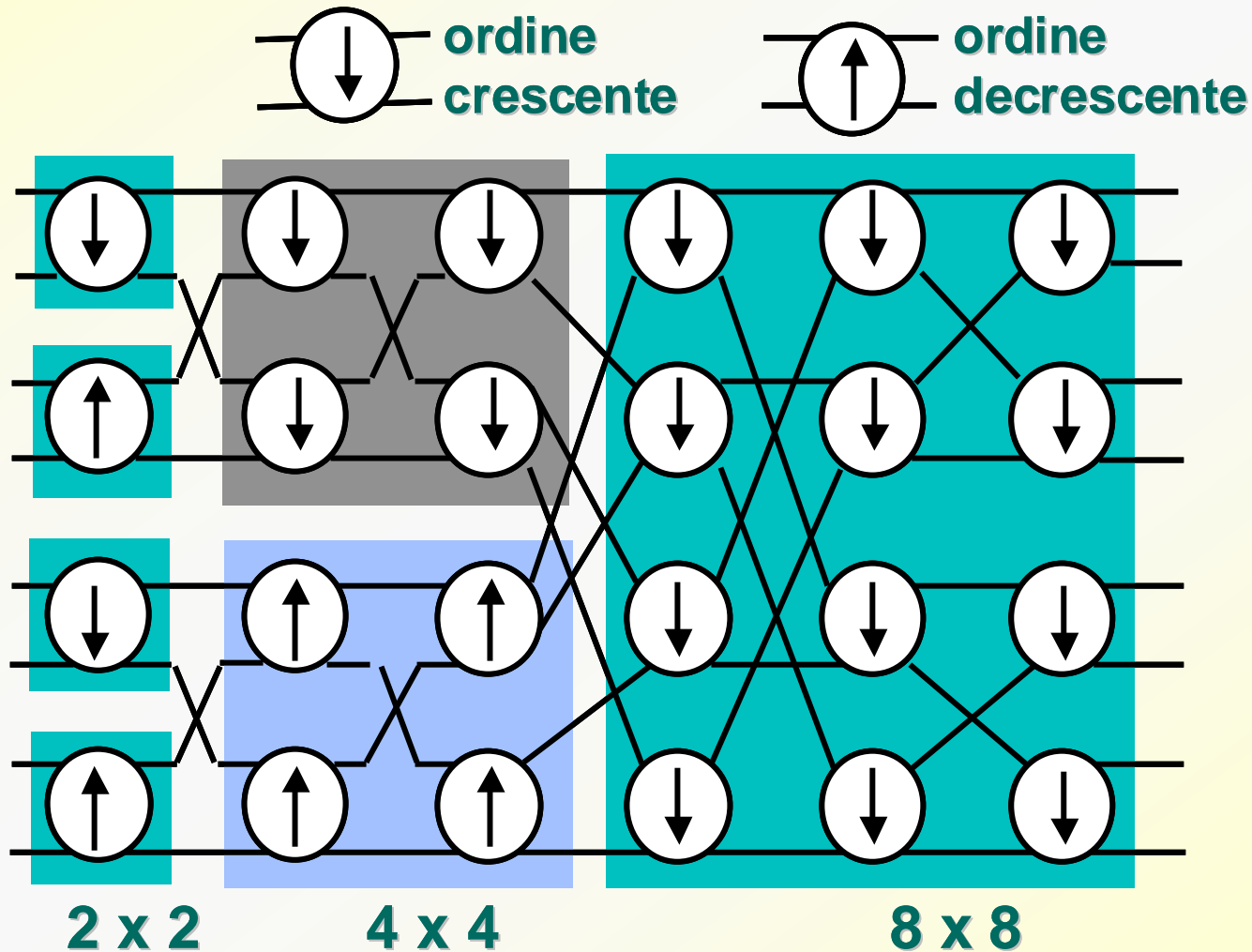
# ***Instradatore Banyan***



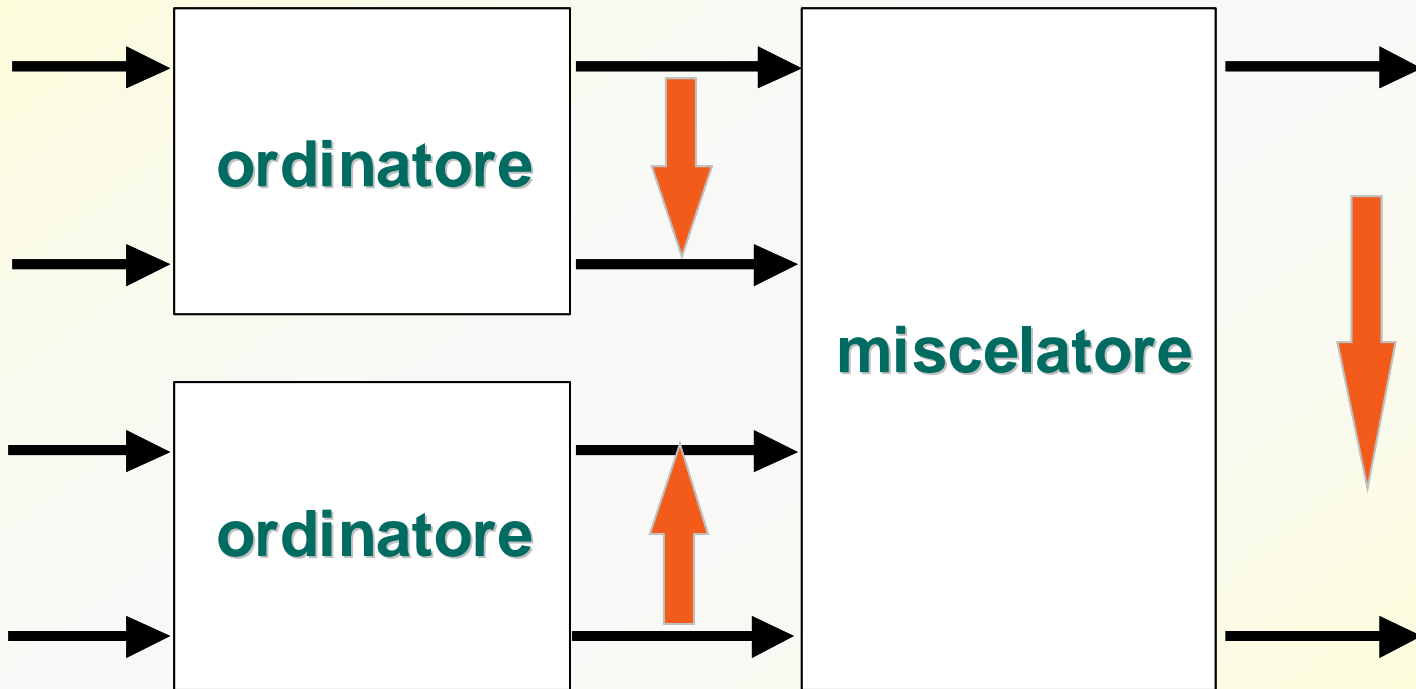
# ***Esempio di instradamento***



# ***Ordinatore Batcher***



# ***Ordinatore Batcher***



# ***Miscelatore***

